

ДЕКОМПОЗИЦИЯ НА МАТРИЦАТА НА ВРЪЗКИТЕ В КОМУТАЦИОНЕН ВЪЗЕЛ*

К.Хр. Колчаков

Институт по Информационни и Комуникационни
Технологии, Българска Академия на Науките
kkolchakov@iit.bas.bg

РЕЗЮМЕ В статията е обоснована декомпозицията на матрицата на връзките в комутационен възел от тип Кросбар. За основа са използвани моделирането и цялостно изследване на подходът за съставяне на безконфликтно разписание при декомпозирана матрица на връзките. Изследвани са два варианта за декомпозиция на матрицата на връзките.

Key words: *Network nodes, message switching node traffic, crossbar switch, conflict elimination, packet messages, sparse matrix.*

УВОД

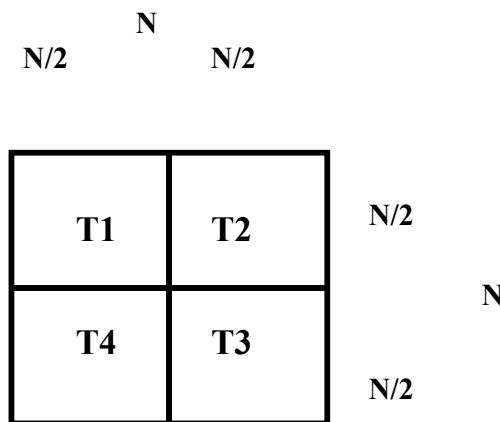
Настоящата работа прави опит да формулира цената на декомпозицията и да подбере оптимален вариант, подходящ за практическа реализация. Предимствата на подходът за съставяне на безконфликтно разписание в условия на декомпозирана матрица на връзките са безспорни. При нарастване на N от 100 до 300 със стъпка 100 спестеното време (E) нараства и достига 90% при $N=300$ [1]. Спестената памет ($ME[\%]$) е около 75% и не зависи от N и вида на използвания алгоритъм (SMCSM или SMJSM). Изводът е, че прилагането на подхода при големи стойности на N е ефективно [1]. Моделирането и цялостно изследване на подходът за съставяне на

безконфликтно разписание при декомпозирана матрица на връзките е представено в [1].

Съществената част от изследването накратко е представена тук.

Подходът се състои в разделяне на матрицата на връзките T на четири еднакви по ранг матрици T_1, T_2, T_3 и T_4 . Матрицата на връзките T е с размерност $N \times N$, а $T_i, i = 1 - 4$ са с размерност $N/2 \times N/2$ (Фигура 1)[1].

С един от двата софтуерни модела се изчисляват безконфликтните разписания в T_1, T_2, T_3 и T_4 . В T_1 и T_3 едновременно се реализират изчислените безконфликтни разписания, защото те са разположени диагонално. Следват T_2 и T_4 .



Фигура 1

Означавам с $\tau N/2$ времето за изчисление и реализиране на безконфликтно разписание в T_i . С τN означавам времето за изчисление и реализация на безконфликтно разписание в T [1].

Икономисаното време E се изчислява по формула 1[1].

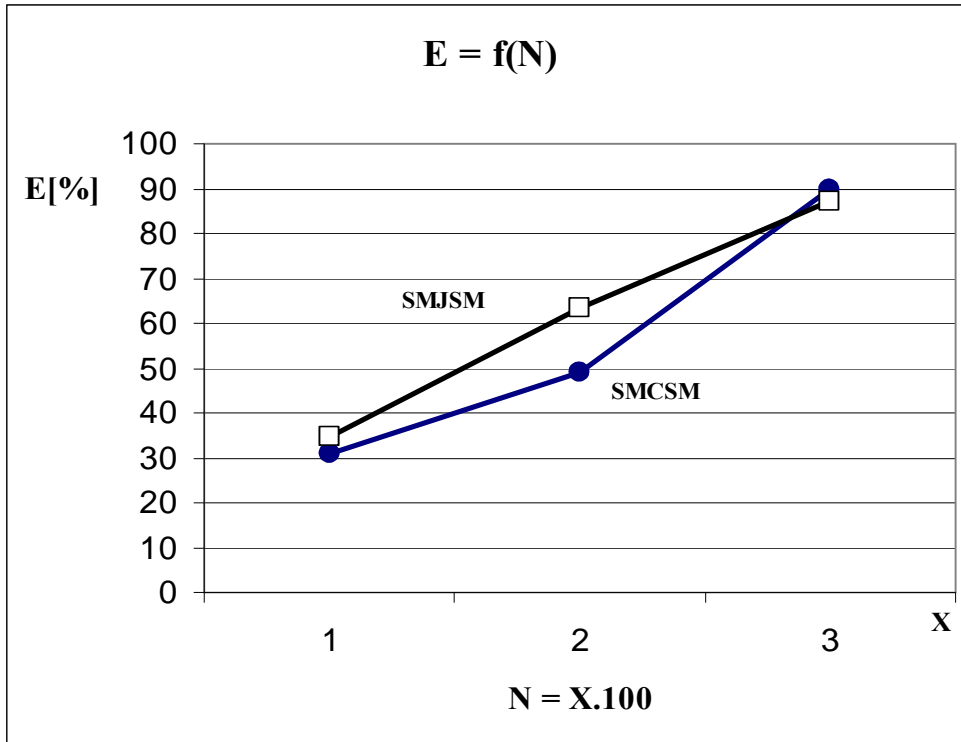
$$E = (\tau N - 2 \cdot \tau N/2) / \tau N \quad (1)$$

Резултатите за E в графичен вид са представени на Фигура 2

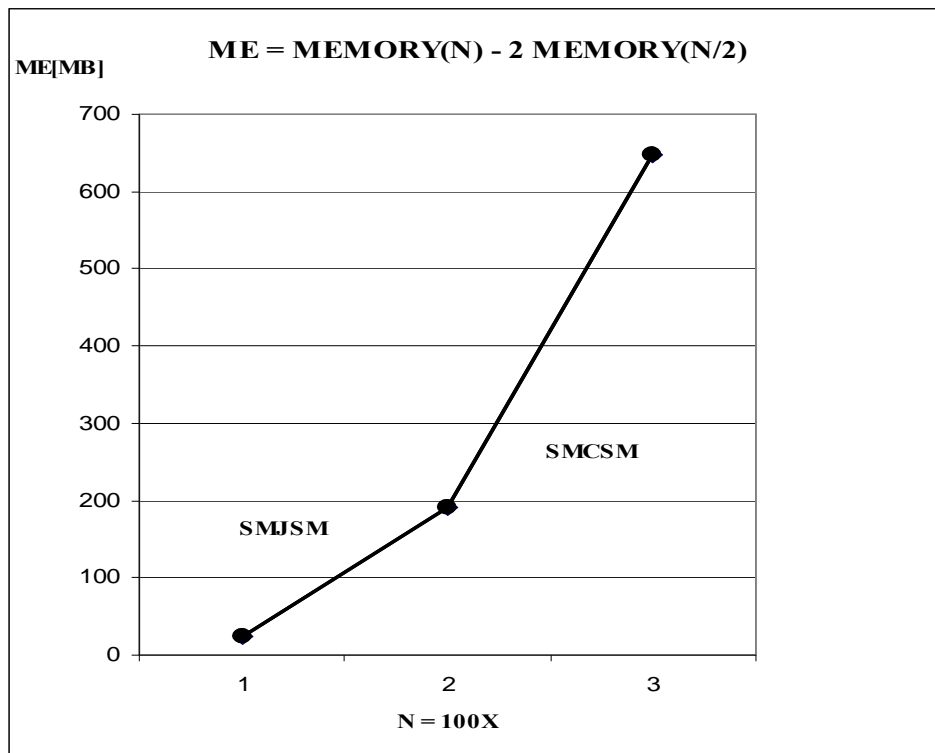
$$ME[MB] = MEMORY(N) - 2MEMORY(N/2) \quad (2)$$

ME –икономия на памет; $MEMORY(N)$ и $MEMORY(N/2)$ - необходима памет.

ME в графичен вид е представена на Фигура 3.



Фигура 2



Фигура 3

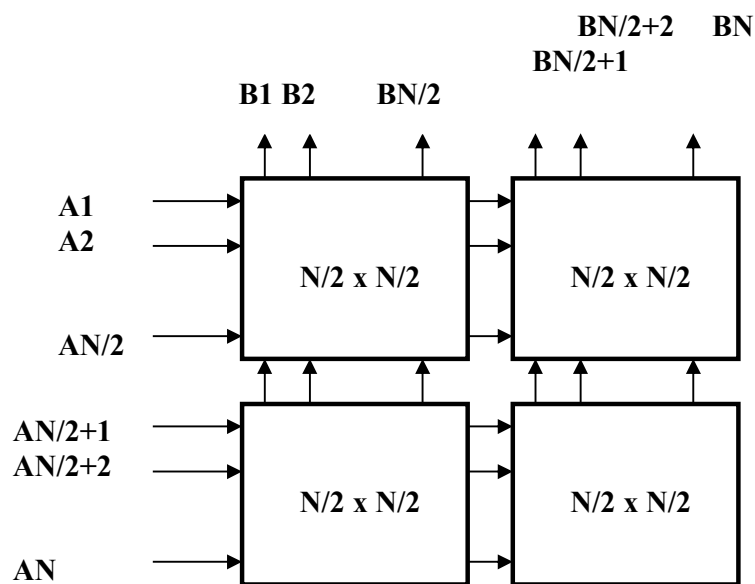
Варианти за реализация на подхода безконфликтно разписание в условия на декомпозиция на матрицата на връзките

За реализацията на подхода е необходимо до се използва поне още един процесор и хардуерни промени в комутатора, което е оправдано при по-големи размери на матрицата на връзките.

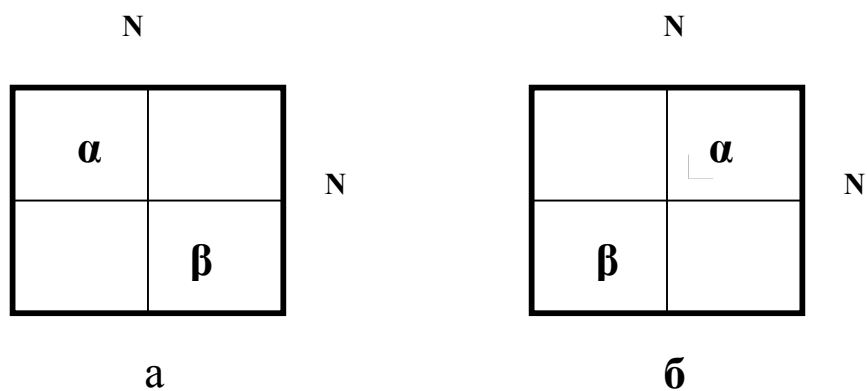
Вариант 1

Вместо един комутатор с размер $N \times N$ да се използват четири с размер $N/2 \times N/2$.

Подходът изисква минимални хардуерни изменения. (Фигура 4)



Фигура 4



Фигура 5

Вариант 2

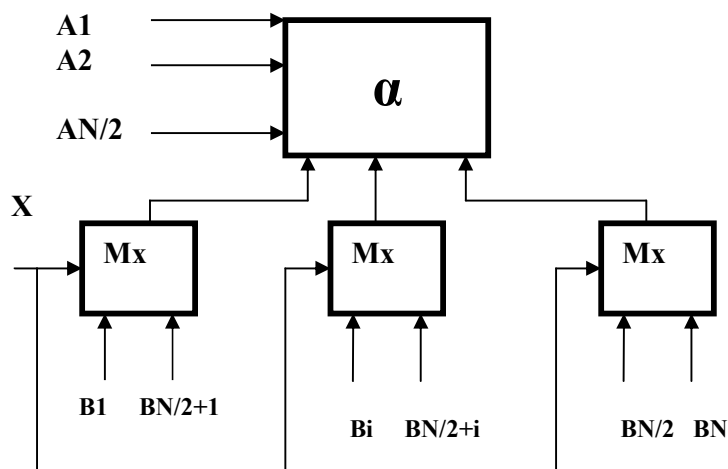
Вместо един комутатор с размер $N \times N$ да се използват два с размер $N/2 \times N/2$. Посредством мултиплексиране на V_i ($i = 1-N$) връзките се постига решението.

Комутаторите са два – α и β с размери $N/2 \times N/2$. На два етапа се извършва съставянето на безконфликтно разписание и реализацията му (Фигура 5).

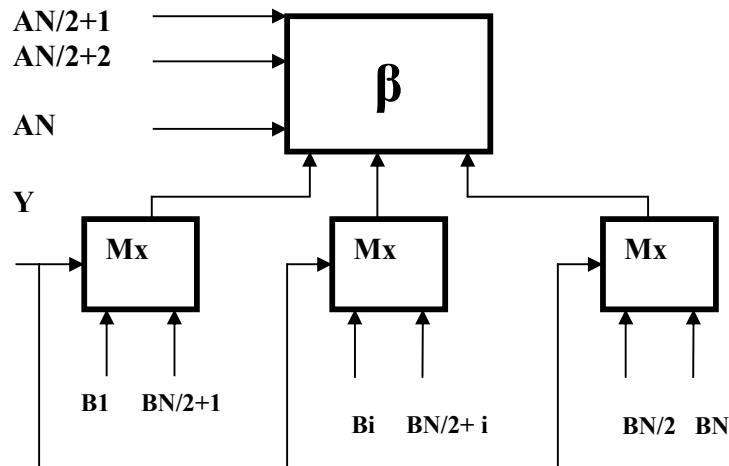
На Фигура 6-а и Фигура 6-б е представена в блоков вид схемата на комутация на V_i връзките.

V_i връзките се комутират чрез двувходови мултиплексори, управлявани от двоичните сигнали X и Y . $X = \neg Y$

При $X = 0$, $Y = 1$ съответно – виж. Фигура 5а, а при $X = 1$, $Y = 0$ – виж Фигура 5б.



Фигура 6-а



Фигура 6-б

Заклучение

От предложените два варианта на декомпозиция на матрицата на връзките става ясно, че лесен за реализация, но скъп е варианта с четири комутатора с размери $N/2 \times N/2$. При него не се изисква допълнителен хардуер. При втория вариант с два комутатора с размери $N/2 \times N/2$ е необходим допълнителен хардуер (N на брой двувходови мултиплексора), чиято цена е много по-ниска от тази на още два комутатора.

Литература

1. K.Kolchakov, “An Approach for Synthesis Performance Improvement of Non-conflict Schedule by Decomposition of the Connections Matrix in the Switching Nodes “, Proceedings of the International Conference (DCCN – 2010), “Distributed Computer and communication networks DCCN 2010”, Moscow: R&D Company “Information and Networking technologies” (in the press).
2. K.Kolchakov, “An Approach for Performance Improvement of Class of Algorithms for Synthesis of Non-conflict Schedule in the Switch Nodes” , Proceedings of the 11th International Conference on Computer Systems and Technologies, CompSysTech’10, 17-18 June 2010, Sofia, Bulgaria, ACM ICPS, Vol.471, pp.235-239, ISBN 978-1-4503-0243-2.

3. Kolchakov K., Software Models with Sparse Mask Matrixes for Non-Conflict Schedule obtaining in a Switching Node, Доклад в трудове на международна конференция (DCCN – 2009), “Distributed Computer and communication networks DCCN 2009”, Moscow: R&D Company “Information and Networking technologies” ISBN 978-5-9901871-1-5 София, България, Октомври 5 – 9, 2009, стр. 121-126.
4. К.Хр. Колчаков, Разремени матрици в програмните модели за получаване на безконфликтно разписание в комутационен възел, Съвместен семинар на КТП, ИИТ-БАН и ИМИ-БАН “Моделиране и управление на информационни процеси”, Сборник доклади, София, България, 2009, стр.55-61. ISBN 978-954-9332-55-1.
5. Kolchakov K., Program Models of Algorithms for Non-Conflict Schedule in Commutation Node, Доклад в трудове на международна конференция (DCCN – 2008), Москва, Русия, Октомври 21 – 23, 2008, ISBN 978-5-901158-09-8, стр. 187-192.
6. Ташев Т.Д. Обобщенно--сетевая модель для бесконфликтной коммутации, максимально нагружающая канал связи. //Научная сессия “МИФИ-2008” 21-25 Января 2008 года, Москва, Россия. Том 10. Интеллектуальные системы и технологии, с.125-126. ISBN 978-5-7262-0883-1.
7. Tashev T. Computing simulation of schedule algorithm for high performance packet switch node modelled by the apparatus of generalized nets. Proceedings of the 11th International Conference on Computer Systems and Technologies and Workshop for PhD Students in Computing on International Conference on Computer Systems and Technologies. CompSysTech'10, 17-18 June 2010 Sofia, Bulgaria. ACM ICPS, Vol.471, pp.240-245. ISBN: 978-1-4503-0243-2
8. Kolchakov K., Hristov H, An Algorithm, Eliminating the Conflicts by Diagonal Scanning of the Connection Matrix, Problems of Engineering Cybernetics and Robotics, Vol.58, 2007, ISSN 0204-9848, pp. 74 – 78, Bulgarian Academy of Sciences, Sofia.
9. D. Serpanos, P. Antoniadis:”FIRM: A Class of Distributed Scheduling Algorithms for High-Speed ATM Switches with Multiple Input Queues”, IEEE Infocom 2000 Conference, Tel Aviv, Israel, March 2000.
10. P. Gupta, N. McKeown, “Designing and Implementing a Fast Crossbar Scheduler”, IEEE Micro, Jan.-Feb. 1999, pp.20-28.